

ATTACHMENT 1(e)

EXPLANATIONS OF RELEVANCY OF REFERENCES	ATTORNEY DOCKET NO. 300.1118	APPLICATION NO.
	FIRST NAMED INVENTOR Kei MURAYAMA	
	FILING DATE June 26, 2003	GROUP ART UNIT

Japanese reference AG is an LD chip made of sapphire, Sic or GaN is positioned for mounting by using a visible light emitted from a light source and passing through the LD chip.

Japanese reference AH is a chi displacement during its mounting is measured by seeing through the chip using an infrared microscope.

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-346027

(43) 公開日 平成11年(1999)12月14日

(51) Int.Cl.⁸

識別記号

F I

H 0 1 S 3/18

H 0 1 S 3/18

H 0 1 L 33/00

H 0 1 L 33/00

C

審査請求 未請求 請求項の数11 O L (全 11 頁)

(21) 出願番号 特願平10-151228

(22) 出願日 平成10年(1998)6月1日

(71) 出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72) 発明者 桑 雅博

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72) 発明者 伴 雄三郎

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72) 発明者 木戸口 勲

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(74) 代理人 弁理士 前田 弘 (外 2 名)

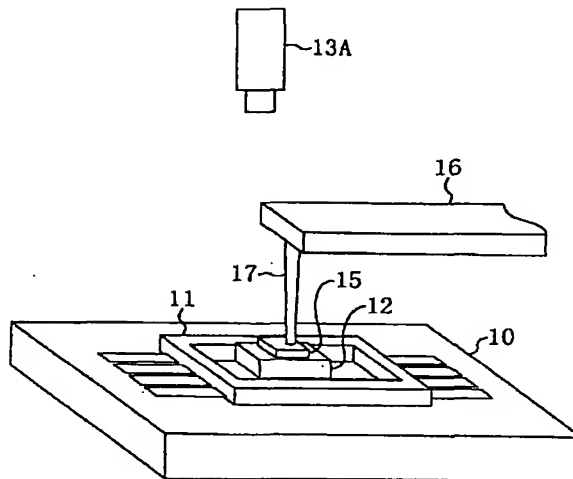
最終頁に続く

(54) 【発明の名称】 半導体装置の製造方法

(57) 【要約】

【課題】 半導体素子、特に、短波長光素子を有する半導体チップを基板に高精度に実装できるようにする。

【解決手段】 サファイアよりなる基板上に形成された GaN 系半導体よりなる LD 素子を有する LD チップ 15 を微動ステージ 16 の真空チャック 17 を用いて吸着しながら、基板 12 のチップ固着領域の上に搬送する。その後、LD チップ 15 を第 1 の TV カメラ 13 A を用いて LD チップ 15 に対する基板 12 の反対側から観測し、例えば、LD チップ 15 のストライプパターン及び基板 12 の配線パターンからの反射光を観測しながら、ストライプパターンが配線パターンに対して所定位置となるように、LD チップ 15 と基板 12 のチップ固着領域との位置合わせを行なう。



1

【特許請求の範囲】

【請求項1】 表面に半導体素子を有する第1基板を第2基板の第1基板固着領域に固着する半導体装置の製造方法であって、

前記第1基板の表面又は裏面に第1パターンを形成すると共に、前記第2基板の前記第1基板固着領域に第2パターンを形成するパターン形成工程と、

前記第1基板を前記第2基板の前記第1基板固着領域の上に搬送する搬送工程と、

前記第1基板を透過可能な透過光を前記第1基板の上方から前記第1基板及び第2基板に入射させ、前記第1パターン及び第2パターンからの反射光を前記透過光の入射側から観測しながら、前記第1パターンが前記第2パターンに対して所定位置となるように、前記第1基板と前記第2基板の前記第1基板固着領域との位置合わせを行なう位置合わせ工程と、

位置合わせされた第1基板を前記第2基板の前記第1基板固着領域に載置した後、前記第1基板と前記第2基板とを互いに固着する固着工程とを備えていることを特徴とする半導体装置の製造方法。

【請求項2】 前記半導体素子は発光素子であって、前記第1パターンは、前記発光素子の電流を閉じ込めるストライプパターンであることを特徴とする請求項1に記載の半導体装置の製造方法。

【請求項3】 前記搬送工程は、前記第1基板の表面と前記第2基板の前記第1基板固着領域とを互いに対向させる工程を含むことを特徴とする請求項2に記載の半導体装置の製造方法。

【請求項4】 前記第1パターン及び第2パターンのそれぞれは、互いに間隔をおいて形成された複数の独立パターンよりなることを特徴とする請求項1に記載の半導体装置の製造方法。

【請求項5】 前記パターン形成工程は、前記第1パターンの複数の独立パターン同士を、前記第1基板の表面と裏面とを含めて互いに対角位置となるように形成する工程と、

前記第2パターンの複数の独立パターン同士を、前記第2基板の前記第1基板固着領域において互いに対角位置となるように形成する工程とを含むことを特徴とする請求項4に記載の半導体装置の製造方法。

【請求項6】 前記パターン形成工程は、前記第1パターン及び第2パターンをそのうちの一方が他方の入れ子となる入れ子状に形成する工程を含むことを特徴とする請求項1に記載の半導体装置の製造方法。

【請求項7】 前記パターン形成工程は、フォトリソグラフィ法により前記第1パターン及び第2パターンを形成することを特徴とする請求項1に記載の半導体装置の製造方法。

【請求項8】 前記第1基板は、サファイア、炭化シリコン系の化合物又は窒化ガリウム系の化合物よりなるこ

(2)

特開平11-346027

2

とを特徴とする請求項1に記載の半導体装置の製造方法。

【請求項9】 前記半導体素子は窒化ガリウム系半導体よりなることを特徴とする請求項1に記載の半導体装置の製造方法。

【請求項10】 前記第2基板は、シリコン、炭化シリコン又はガリウムヒ素よりなることを特徴とする請求項1に記載の半導体装置の製造方法。

【請求項11】 前記透過光は、波長が400nm～800nmの可視光であることを特徴とする請求項1に記載の半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、集積回路と発光素子とが集積化された光電子集積回路(OEIC)装置、特に、集積回路を有しヒートシンクを兼ねるシリコン(Si)等よりなる基板上に、窒化ガリウム(GaN)系等の半導体レーザ(LD)素子又は発光ダイオード(LED)素子を高精度に実装する光電子集積回路装置の製造方法に関する。

【0002】

【従来の技術】近年、光を検出するフォトダイオード(PD)素子と、該PD素子からの電気信号を増幅するトランジスタとをSiよりなる一の基板上に集積し、さらにこの基板上にLD素子を実装した受発光集積装置が光ディスクの光ピックアップ装置として用いられてきている。この集積化により、光ピックアップ装置の構成部品の点数が削減され、光ピックアップ装置の小型化及び高性能化が図られると共に、高信頼性及び低価格化が大きく進展している。

【0003】以下、従来の受発光集積装置について図面を参照しながら説明する。

【0004】図7はコンパクトディスクの光ピックアップ装置に用いられる従来の受発光集積装置の構成を示し、(a)はその斜視図であり、(b)はその平面図である(National Technical Report, Vol. 42, No. 6, p689, 1996)。図7(a)に示すように、中央部付近に凹部101aを有するSiよりなる基板101には、該凹部101aにおける基板101の長手方向の両側部と互いに間隔をおいた複数のPD素子102と、凹部101aの底部の所定位置に半田材により固着され、厚さが100μm程度のGaAsよりなるLD素子を有するLDチップ103と、PD素子102及び凹部101aを除く領域に、PD素子102からの信号を増幅すると共にLD素子の動作を制御する制御信号を生成する集積化された制御回路104とが形成されている。

【0005】LDチップ103からの波長が780nmのレーザ光は、基板101の凹部101aの壁面のうちLDチップ103の出射口と対向し且つ壁面が基板面に

30

40

50

対して斜めに設けられてなるミラー101bにより基板面に対してほぼ90°反射して該基板面に対して垂直に出射される。

【0006】また、図7(b)に示すように、受発光集積装置に実装されたLDチップ103が出射するレーザー光はミラー101bの見かけ上の発光点101cを形成する。

【0007】図8は図7に示す受発光集積装置を用いた光ピックアップ装置の構成を模式的に表わしている。図8に示すように、基板101上のLDチップ103が出射したレーザー光は、コンパクトディスク105のビット105aに焦点を結び、さらに、該ビット105aで反射して再度LDチップ103に戻る。ここで、コンパクトディスク105により反射されたレーザー光は、LDチップ103とコンパクトディスク105との間の光路に設けられた集光レンズ106で集光し且つホログラム素子107で回折して、基板101上の各PD素子102に入射する。前述したように、基板上の制御回路(図示せず)は、各PD素子102に入射する反射光の光量に応じて、レーザー光がコンパクトディスク105のビット105aに確実に焦点を結ぶようにトレースの制御を行っている。

【0008】従って、図7(b)に示すように、コンパクトディスク105のビット105aを確実にトレースするためには、LDチップ103を基板101の凹部101aに固着する位置を、LDチップ103の両側に位置する各PD素子102のうち所定の直線102a上に並ぶ2つのPD素子102の中点と見かけ上の発光点101cとが一致しなければならない。

【0009】そこで、基板101に対するLDチップ103の実装時のマージンをできるだけ小さくすることが要求される。例えば、図7(b)に示すように、このマージンを、固着面のX軸方向及びY軸方向のそれぞれに10μm以下とすれば、光ピックアップ装置を組み立てる際に、各光部品に対して手順が煩雑な光学的調整が不要となり、信頼性が高い光ピックアップ装置を低価格で実現できる。

【0010】以下、従来の受発光集積装置の製造方法について図面を参照しながら説明する。

【0011】図9及び図10は従来の受発光集積装置の製造方法、特に、基板にLDチップを実装する実装方法の概略を表わしている。図9(a)に示すように、まず、ヒートステージ110上に、放熱性が高い樹脂、金属又はセラミック等よりなるパッケージ111を載置する。次に、パッケージ111上における、PD素子及び制御回路を有するSiよりなる基板112の定点からの収納位置を、例えば、第1のTVカメラ113Aを用いて確認すると共に、基板112の外形寸法及び定点からの位置を第2のTVカメラ113Bを用いて確認する。ここで、定点は、例えば、ヒートステージ110上に設

けられた基準座標の原点とする。これらの寸法及び位置データに基づいて、基板112を吸着しながら搬送する真空チャック114のX軸方向及びY軸方向のそれぞれの移動量を算出する。

【0012】次に、図9(b)に示すように、基板112を吸着した状態で真空チャック114を所定量移動させることにより、基板112をパッケージ111の所定の収納位置に載置する。

【0013】次に、図10(a)に示すように、ヒートステージ110上のパッケージ111に収納された基板112におけるLDチップ115の定点からの固着位置を第1のTVカメラ113Aを用いて確認すると共に、LDチップ115の外形寸法及び定点からの位置を第2のTVカメラ113Bを用いて確認する。これらの寸法及び位置データに基づいて、LDチップ115を吸着しながら搬送する真空チャック114のX軸方向及びY軸方向のそれぞれの移動量を算出する。

【0014】次に、図10(b)に示すように、LDチップ115を吸着した状態で真空チャック114を所定量移動させることにより、LDチップ115を基板112の所定の固着位置に載置する。ここで、パッケージ111における基板112の収納位置、及び基板112におけるLDチップ115の固着位置には、放熱性を高めるためのスズ(Sn)を含む半田材が載置されており、ヒートステージ110を所定温度に加熱して該半田材を溶着させて、パッケージ111、基板112及びLDチップ115をそれぞれ互いに固着させる。

【0015】

【発明が解決しようとする課題】しかしながら、前記従来のLDチップ115の実装方法は、図10(a)に示すように、LDチップ115の定点からの位置を該LDチップ115の外形寸法を基準にして決定しているため、通常、LDチップ115のチップはウェハからへき開されて分割されているので、その外形寸法の精度が10μmを越えてしまう場合が多い。また、真空チャック114を移動させる搬送系の移動の精度も10μm以下に抑えることが困難であるという問題がある。

【0016】さらに、図示はしていないが、LDチップ115のレーザー発振領域(ストライプ領域)は動作中に極めて高温となるため、ストライプ領域で発生する熱が基板112側に効率良く伝わるように、LDチップ115のストライプ領域が形成された表面側を基板112と対向させて固着する。従って、LDチップ115が基板112上の固着位置に載置された後は、LDチップ115の中央部付近にレーザー出射口が位置していると仮定するほかなく、位置合わせの微調整を行なえないという問題がある。

【0017】その上、コンパクトディスクからDVD(Digital Versatile Disk)や、さらには、高品位映像を記録し再生するHD-DV

10

20

30

40

50

Dとなると、記録容量が飛躍的に増大するため、再生するレーザ光の波長をDVDにおいては650nmまで、HD-DVDにおいては400nmまで短くする必要がある。一般に波長が短くなると、要求される組立精度は厳しくなり、HD-DVD用の光ピックアップ装置の場合には、LDチップの実装精度を3μm以下としなければならない。

【0018】なお、光子と該光子を固着する基板との位置合わせを、光子及び基板を共に透過する透過光を用いて該光子を照射しながら行なう方法は、特開平4-102810号公報及び特開平9-145965号公報に開示されている。

【0019】これらの公報においては、InP系の光子をSiよりなる基板上に実装する方法であって、透過光に波長が1.3μm以上の赤外光を用いて、基板と光子との両方を透過させて位置合わせを行なっている。

【0020】しかしながら、半田材を溶融するために光子が実装される基板を加熱可能なヒートステージ上に載置する必要があるため、光子の透過光を基板の裏面側、すなわち、ヒートステージの下側から観測したり、逆に、ヒートステージの下側から赤外光を照射したりすることはできない。その上、透過光に長波長の赤外光を用いているため、波長よりも小さい部材の像を得られないことから、組立精度は可視光を用いる場合よりも悪くなる。

【0021】本発明は、前記従来の問題を解決し、半導体素子、特に、短波長光子を有する半導体チップを基板に高精度に実装できるようにすることを目的とする。

【0022】

【課題を解決するための手段】前記の目的を達成するため、本発明は、半導体素子を形成する半導体チップに該半導体チップを透過する透過光を照射し、且つ、該半導体チップを固着する基板の固着面で反射する反射光を用いて位置合わせを行なうことにより、半導体チップを基板上の所定位置に高精度に実装する構成とする。

【0023】具体的には、本発明に係る半導体装置の製造方法は、表面に半導体素子を有する第1基板を第2基板の第1基板固着領域に固着する半導体装置の製造方法であって、第1基板の表面又は裏面に第1パターンを形成すると共に、第2基板の第1基板固着領域に第2パターンを形成するパターン形成工程と、第1基板を第2基板の第1基板固着領域の上に搬送する搬送工程と、第1基板を透過可能な透過光を第1基板の上方から第1基板及び第2基板に入射させ、第1パターン及び第2パターンからの反射光を透過光の入射側から観測しながら、第1パターンが第2パターンに対して所定位置となるように、第1基板と第2基板の第1基板固着領域との位置合わせを行なう位置合わせ工程と、位置合わせされた第1基板を第2基板の第1基板固着領域に載置した後、第1基板と第2基板とを互いに固着する固着工程とを備えて

いる。

【0024】本発明の半導体装置の製造方法によると、あらかじめ、第1パターンを第1基板の表面又は裏面に形成すると共に、第2パターンを第2基板の第1基板固着領域に形成しておき、第1基板を第2基板の第1基板固着領域の上に搬送した後、第1基板を透過可能な透過光を第1基板及び第2基板に入射させ、第1パターン及び第2パターンからの反射光を観測しながら、第1パターンが第2パターンに対して所定位置となるように位置合わせを行なう。これにより、第1パターン及び第2パターンを直接観測できるため、各パターンの位置の形成誤差を十分に小さくすれば、第1基板の外形寸法に依存しなくなる。

【0025】本発明の半導体装置の製造方法において、半導体素子が光子素子であって、第1パターンが光子素子の電流を閉じ込めるストライプパターンであることが好ましい。

【0026】本発明の半導体装置の製造方法において、搬送工程が第1基板の表面と第2基板の第1基板固着領域とを互いに対向させる工程を含むことが好ましい。

【0027】本発明の半導体装置の製造方法において、第1パターン及び第2パターンのそれぞれが、互いに間隔をおいて形成された複数の独立パターンよりなることが好ましい。

【0028】本発明の半導体装置の製造方法において、パターン形成工程が、第1パターンの複数の独立パターン同士を、第1基板の表面と裏面とを含めて互いに対角位置となるように形成する工程と、第2パターンの複数の独立パターン同士を、第2基板の第1基板固着領域において互いに対角位置となるように形成する工程とを含むことが好ましい。ここで、第1基板の表面と裏面とを含むとは、表面のみ、裏面のみ、又は表面に少なくとも1つ及び裏面に少なくとも1つの3通りをいう。

【0029】本発明の半導体装置の製造方法において、パターン形成工程が第1パターン及び第2パターンをそのうちの一方が他方の入れ子となる入れ子状に形成する工程を含むことが好ましい。

【0030】本発明の半導体装置の製造方法において、パターン形成工程がフォトリソグラフィ法により第1パターン及び第2パターンを形成することが好ましい。

【0031】本発明の半導体装置の製造方法において、第1基板がサファイア(Al₂O₃)、炭化シリコン(SiC)系の化合物又は窒化ガリウム(GaN)系の化合物よりなることが好ましい。このようにすると、サファイア、炭化シリコン及び窒化ガリウムはいずれも可視光を透過させるため、赤外光を用いる場合よりも第1及び第2のパターンを鮮明に確認できる。

【0032】本発明の半導体装置の製造方法において、半導体素子が窒化ガリウム系半導体よりなることが好ましい。

7

【0033】本発明の半導体装置の製造方法において、第2基板がシリコン、炭化シリコン又はガリウムヒ素よりなることが好ましい。

【0034】本発明の半導体装置の製造方法において、透過光はその波長が400nm～800nmの可視光であることが好ましい。

【0035】

【発明の実施の形態】（第1の実施形態）本発明の第1の実施形態について図面を参照しながら説明する。

【0036】図1及び図2は本発明の第1の実施形態に係る半導体装置の製造方法のうち、LDチップと基板との位置合わせ工程及び固着工程の工程順の概略を表わしている。図1(a)に示すように、まず、ヒートステージ10上に、放熱性が高い樹脂、金属又はセラミック等よりなるパッケージ11を載置する。次に、パッケージ11上における、PD素子及び制御回路を有するSiよりなる第2基板としての基板12の定点からの収納位置を、例えば、第1のTVカメラ13Aを用いて確認すると共に、基板12の外形寸法及び定点からの位置を第2のTVカメラ13Bを用いて確認する。これらの寸法及び位置データに基づいて、基板12を吸着しながら搬送する真空チャック14のX軸方向及びY軸方向のそれぞれの移動量を算出する。

【0037】次に、図1(b)に示すように、基板12を吸着した状態で真空チャック14を所定量移動させることにより、基板12をパッケージ11の所定の収納位置に載置する。

【0038】次に、図2に示すように、サファイア(A1, O₂)よりなる基板上に形成されたGa_{0.5}N系半導体よりなるLD素子を有する第1基板としてのLDチップ15を微動ステージ16の真空チャック17を用いて吸着しながら、基板12のチップ固着領域の上に搬送する。その後、LDチップ15を第1のTVカメラ13Aを用いてLDチップ15の上方から観測し、例えば、LDチップ15のストライブパターン及び基板12の配線パターンからの反射光を観測しながら、ストライブパターンが配線パターンに対して所定位置となるように、LDチップ15と基板12のチップ固着領域との位置合わせを行なう。その後、LDチップ15を該チップ固着領域に載置する。

【0039】次に、パッケージ11における基板12の収納位置、及び基板12におけるLDチップ15のチップ固着領域には、放熱性を高めるためのSnを含む半田材があらかじめ載置されているため、ヒートステージ10を所定温度に加熱して該半田材を溶着させて、パッケージ11、基板12及びLDチップ15を互いに固着させる。

【0040】図3及び図4は本実施形態に係る半導体装置の製造方法のうち、LDチップ15を基板12に位置合わせし載置する工程を模式的に表わしている。図3に

(5)

特開平11-346027

8

示すように、放熱性を高めるために、LDチップ15を該LDチップ15のレーザ発振領域が形成された表面側が基板12のチップ固着領域と対向するように基板12に載置する。LDチップの15の表面側には、LD素子に流れる電流を閉じ込めてレーザ光を発振させるための、第1パターンとしてのストライブパターン15aが形成されており、該表面には、LDチップ15の基板が絶縁性のサファイアであるため、該ストライブパターン15aを挟んで、第1パターンとしてのp側電極21Aとn側電極21Bとが対向するように同一面に形成されている。

【0041】基板12にはチップ固着領域を含む凹部12aが選択的に形成され、該凹部12aには、互いに間隔をおいて対向する第2パターンとしてのp側電極用配線22A及びn側電極用配線22Bが形成されている。

【0042】図4に示すように、X軸方向、Y軸方向及びθ（回転）方向に移動可能な微動ステージ16を用いて、該微動ステージ16に設けられた真空チャック17により吸着されたLDチップ15に対して位置合わせを行なう。サファイアよりなる基板の表面上にGa_{0.5}N系半導体がエピタキシャル成長してなるLDチップ15は可視光を透過させるため、LDチップ15の裏面側からストライブパターン15a、p側電極21A及びn側電極21Bのパターンを透かして見ることができる。

【0043】これにより、位置合わせ用の光源に可視光を用いることができるため、図4に示すように、例えば、微動ステージ16の上方にランプ等の通常の光源23を設け、該光源23からの可視光を集光レンズ24を通してハーフミラー25に入射し、該ハーフミラー25により可視光がヒートステージ10上の基板12及びLDチップ15に入射されるようにする。基板12の表面で反射した反射光は焦点レンズ26及びハーフミラー25を通して第1のTVカメラ13Aに入射され、その結果、LDチップ15本体の端部を用いることなく、LDチップ15のストライブパターン15a、p側電極21A及びn側電極21Bと、該LDチップ15を透して基板12のp側電極用配線22A及びn側電極用配線22Bとが認識できる。従って、ストライブパターン15aとp側電極用配線22A若しくはn側電極用配線22Bとが所定の位置関係となるように、又はそれぞれ対応する、p側電極21A及びp側電極用配線22A若しくはn側電極21B及びn側電極用配線22Bが所定の位置関係となるように、微動ステージ16を調整して位置合わせを行ない、そのまま、基板面に垂直にLDチップ15を載置する。なお、TVカメラを用いずに顕微鏡を用いて目視してもよい。

【0044】本実施形態によると、LDチップ15におけるレーザ光の出射口を直接示すストライブパターン15aを赤外光よりも波長が短い可視光を用いて観測できるため、LDチップ15を基板12の所定領域に高精度

50

に実装できる。その結果、LDチップ15のPD素子に対する固着（実装）位置の誤差を μm オーダーまで抑えられるため、この受発光集積装置を用いた光ピックアップ装置全体の特性を向上させることができる。

【0045】また、LDチップ15に波長が400nmの短波長レーザ光を発光できるGaN系のLD素子を用いているため該LDチップ15は光学的に高精度に実装されるようになり、例えば、HD-DVD用にも耐えられる光学的且つ電気的特性が優れた受発光集積装置を得られるので、低コストで且つ高信頼性を有する光ピックアップ装置を実現できる。

【0046】なお、本実施形態においては、LDチップ15にサファイアを用いたが、導電性を持つSiC又はGaNを用いる場合には、通常、p側電極21A又はn側電極21Bのうちのいずれか一方を裏面に形成することが多い。このような場合でもLDチップの表面側を基板12のチップ固着領域と固着させるため、裏面の電極の一部に入射光が透過するような窓部を適当に設ければよい。

【0047】また、透過光のうち短波長側の青色光を用いると認識精度をさらに向上させることができる。

【0048】ちなみに、コンパクトディスク用の光ピックアップ装置は発振波長が780nmのGaAlAs系のLDチップを用いており、GaAs系半導体は波長が400nm～800nmの可視光を透過せずに吸収する。

【0049】（第2の実施形態）本発明の第2の実施形態について図面を参照しながら説明する。

【0050】図5は本発明の第2の実施形態に係る半導体装置の製造方法のうち基板とLDチップとの位置合わせ工程における基板とLDチップとを部分的に拡大した平面構成を表わしている。図5において、図3に示す構成部材と同一の構成部材には同一の符号を付すことにより説明を省略する。

【0051】第1の実施形態においては、光発光素子であるLDチップ15の表面側のストライプパターン15a又は電極パターンと、受光素子等を有する基板12の表面の凹部12aにおけるLDチップ15の電極パターンと対応する電極パターンとを用いて位置合わせを行なったが、本実施形態においては、位置合わせ工程における各パターンの認識を容易にすると共に、位置合わせ用の独立パターンを設けて位置合わせの精度を上げられるようにする。

【0052】図5に示すように、LDチップ15の素子形成面である表面側には、p側電極21Aの隅部を切り欠いた領域に十字形の独立パターンとしての第1の内側パターン31Aと、n側電極21Bにおける該第1の内側パターン31Aと対角位置の隅部を切り欠いた領域に十字形の独立パターンとしての第2の内側パターン31Bとが形成されている。

【0053】基板12の凹部12aのチップ固着領域には、LDチップ15の第1の内側パターン31Aと対向する位置に該第1の内側パターン31Aが入れ子状となる独立パターンとしての第1の外側パターン32Aと、第2の内側パターン31Bと対向する位置に該第2の内側パターン31Bが入れ子状となる独立パターンとしての第2の外側パターン32Bとが形成されている。

【0054】従って、図4に示したような第1のTVカメラ13Aを用いて第1の内側パターン31A等のパターンを画像処理装置に取り込み、取り込んだ画像からパターン認識を行なって位置合わせを行なう場合には、画像信号のうち各パターンに対応する部分の走査線を取り出して、適当な画像処理を行なう。

【0055】このように、ストライプパターンや配線パターンの代わりに、入れ子状の位置合わせ用のパターンを設けるため、各内側パターン31A、31Bが各外側パターン32A、32Bの内側にそれぞれ均等に収まるように微動ステージ16を操作することにより、位置合わせの操作を容易に且つ高精度に行なえる。

【0056】また、互いに対をなす第1の内側パターン31A及び第1の外側パターン32A等は、p側電極21Aやp側電極用配線22Aを形成する際に、フォトリソグラフィ法を用いてパターンニングするのが好ましい。このようにすると、パターンの誤差を $1\mu\text{m}$ 以下に確実に抑えることができる。従って、第1の内側パターン31A等は、可視光を透過しない材料であればよく限定されないが、電極形成用の材料と同一の材料を用いれば、電極のパターンニング工程で同時に形成できるため、わざわざ位置合わせパターン用の材料を用意しなくて済む。

【0057】ここで、各内側パターン31A、31BをLDチップ15側とし、各外側パターン32A、32Bを基板12側としたが、少なくとも一方を逆にしてもよい。

【0058】また、2組の入れ子状パターンを対角位置に設けたが、1組以上でもよい。ただし、1組の場合は回転によるずれを補正しにくくなり、3組以上では、LDチップ15の形状によっては電極パターン形成領域を犠牲にするおそれがある。

【0059】また、パターンの形成位置は対角位置に限定されないが、複数個のパターンを設ける場合には回転のずれを補正しやすいようにパターン同士が最も離れるように、少なくとも2組のパターンを対角位置に設けることが好ましい。

【0060】また、LDチップ15の位置合わせ用パターンを表面にのみ設けたが、裏面でもよく、複数個の場合は、少なくとも1つを裏面に設けてもよい。

【0061】また、図6(a)～(c)に示すように、位置合わせ用パターンは十字形の入れ子状に限らない。

(a)は平面凸形状の内側パターン31Cとその外側パ

11

ターン32Cを示し、(b)は方形の内側パターン31Dとその外側パターン32Dを示し、(c)は棒状の内側パターン31Eと平面凹形状の外側パターン32Eを示している。なお、位置合わせ用パターンはこれらに限るものではないが、画像処理の認識度を上げるには、辺(角)の数を少なくした方がよい。

【0062】なお、第1及び第2の実施形態において、LDチップ15に窒化ガリウム(GaN)系半導体を用いたが、これに限らず、発振波長が青色から紫外までを含む材料として、炭化シリコン(SiC)系又は窒化ボロン(BN)系半導体であってもよい。これらの半導体は可視光を良く透過するので本発明に適用できる。

【0063】また、基板12に集積回路を有するSiよりなる基板を用いたが、SiC又はGaAsを用いてもよい。

【0064】

【発明の効果】本発明の半導体装置の製造方法によると、第1基板に形成された第1パターン及び第2基板に形成された第2パターンを第1基板の上方から直接観測できるため、各パターンの位置の形成誤差を十分に小さくすれば、第1基板の外形寸法に依存しなくなるので、第1基板と第2基板との位置合わせ精度を容易に且つ確実に高められ、その結果、第1基板に光素子が形成されている場合には、所望の光学的特性を得られるようになる。

【0065】本発明の半導体装置の製造方法において、半導体素子が発光素子であって、第1パターンが発光素子の電流を閉じ込めるストライプパターンであると、第1基板に第1パターンを形成する工程をわざわざ設ける必要がない。

【0066】本発明の半導体装置の製造方法において、搬送工程が第1基板の表面と第2基板の第1基板固着領域とを互に対向させる工程を含むと、第1基板の表面に形成されている半導体素子が発光素子の場合には、該素子の動作中に表面側が最も発熱するため、第1基板の表面と第2基板とを固着すれば、放熱性を高められるので、装置の信頼性を確実に向上できる。

【0067】本発明の半導体装置の製造方法において、第1パターン及び第2パターンのそれぞれが、互いに間隔をおいて形成された複数の独立パターンよりなると、位置合わせ工程において、第1基板がX軸方向及びY軸方向だけでなくZ軸周りの回転ずれをも防止できるため、位置合わせの精度をより向上させられる。

【0068】本発明の半導体装置の製造方法において、パターン形成工程が、第1パターンの複数の独立パターン同士を、第1基板の表面と裏面とを含めて互に対角位置となるように形成する工程と、第2パターンの複数の独立パターン同士を、第2基板の第1基板固着領域において互に対角位置となるように形成する工程とを含むと、複数の独立パターンが最も離れて位置するため、

(7)

特開平11-346027

12

目視を含めて画像処理時のパターン認識が容易となる。さらに、第1基板の表面又は裏面及び第2基板の第1基板固着領域における各独立パターン形成用のエリアを確保しやすくなるため、素子の特性に各独立パターンが影響を与えることがない。

【0069】本発明の半導体装置の製造方法において、パターン形成工程が第1パターン及び第2パターンをそのうちの一方が他方の入れ子となる入れ子状に形成する工程を含むと、入れ子状の内側パターンと外側パターンとのうち、内側パターンを該内側パターンが外側パターンの内側にその周辺部が均等となるように外側パターンに収めれば、確実に位置合わせを行なえる。

【0070】本発明の半導体装置の製造方法において、パターン形成工程がフォトリソグラフィ法により第1パターン及び第2パターンを形成すると、各パターンの誤差を1μm程度にまで確実に低減できる。

【0071】本発明の半導体装置の製造方法において、第1基板がサファイア、炭化シリコン系の化合物又は窒化ガリウム系の化合物よりなると、サファイア、炭化シリコン及び窒化ガリウムはいずれも可視光を透過させるため、顕微鏡を用いた目視や通常のTVカメラを用いて位置合わせを行なえるので、特殊な画像認識装置が不要となる。その上、赤外光を用いる場合よりも第1及び第2のパターンを鮮明に確認できるので、位置合わせの精度が向上する。

【0072】本発明の半導体装置の製造方法において、半導体素子が窒化ガリウム系半導体よりなると、短波長のレーザ光を発光できるため、第2基板に受光素子及び光素子の制御用回路を集積した基板を用いれば、例えば、HD-DVD用の光ピックアップ装置を実現できる。

【0073】本発明の半導体装置の製造方法において、第2基板がシリコン、炭化シリコン又はガリウムヒ素よりなると、第2基板が第1基板のヒートシンクを兼ねられると共に、該第2基板に、受光素子と、該受光素子及び第1基板の半導体素子の制御回路等の集積回路とを形成でき、光電子集積回路を実現できる。

【0074】本発明の半導体装置の製造方法において、透過光はその波長が400nm～800nmの可視光であると、パターン認識が通常のTVカメラや目視で行なえるため特殊な画像認識装置が不要となると共に、赤外光よりも波長が短いため位置合わせ精度がより向上する。

【図面の簡単な説明】

【図1】本発明の第1の実施形態に係る半導体装置の製造方法であって、基板にLDチップを実装する実装工程を概略的に表わす工程順の斜視図である。

【図2】本発明の第1の実施形態に係る半導体装置の製造方法であって、基板にLDチップを実装する実装工程を概略的に表わす工程順の斜視図である。

50

(8)

特開平11-346027

13

【図3】本発明の第1の実施形態に係る半導体装置の製造方法であって、基板とLDチップとの位置合わせ工程における基板とLDチップとを部分的に拡大した斜視図である。

【図4】本発明の第1の実施形態に係る半導体装置の製造方法であって、基板とLDチップとの位置合わせ工程を概略的に表わす正面図である。

【図5】本発明の第2の実施形態に係る半導体装置の製造方法であって、基板とLDチップとの位置合わせ工程における基板とLDチップとを部分的に拡大した平面図である。

【図6】(a)～(c)は本発明の第2の実施形態に係る半導体装置の位置合わせに用いる位置合わせパターンを表わす平面図である。

【図7】従来のコンパクトディスクの光ピックアップ装置に用いられる受発光集積装置であって、(a)は斜視図であり、(b)は平面図である。

【図8】従来の受発光集積装置を用いた光ピックアップ装置を表わす模式図である。

【図9】従来の半導体装置の製造方法であって、基板にLDチップを実装する実装工程を概略的に表わす工程順の斜視図である。

【図10】従来の半導体装置の製造方法であって、基板にLDチップを実装する実装工程を概略的に表わす工程順の斜視図である。

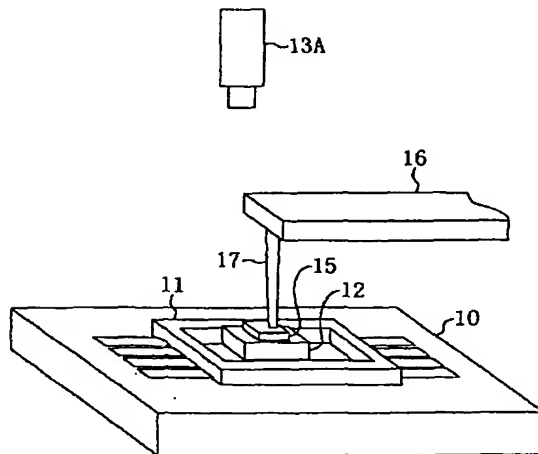
【符号の説明】

- 10 ヒートステージ
- 11 パッケージ
- 12 基板(第2基板)
- 12a 凹部(第1基板固着領域)

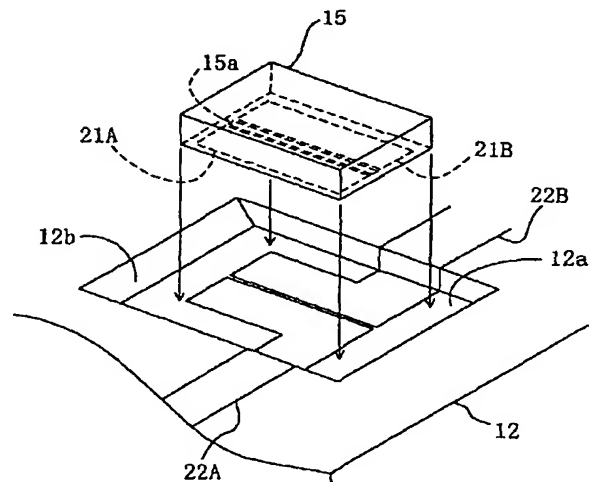
- * 13A 第1のTVカメラ
- 13B 第2のTVカメラ
- 14 真空チャック
- 15 LDチップ(第1基板)
- 15a ストライプパターン(第1パターン)
- 16 微動ステージ
- 17 真空チャック
- 21A p側電極(第1パターン)
- 21B n側電極(第1パターン)
- 22A p側電極用配線(第2パターン)
- 22B n側電極用配線(第2パターン)
- 23 光源
- 24 集光レンズ
- 25 ハーフミラー
- 26 焦点レンズ
- 31A 第1の内側パターン(第1パターンの独立パターン)
- 32A 第1の外側パターン(第2パターンの独立パターン)
- 31B 第2の内側パターン(第1パターンの独立パターン)
- 32B 第2の外側パターン(第2パターンの独立パターン)
- 31C 内側パターン
- 32C 外側パターン
- 31D 内側パターン
- 32D 外側パターン
- 31E 内側パターン
- 32E 外側パターン

* 30

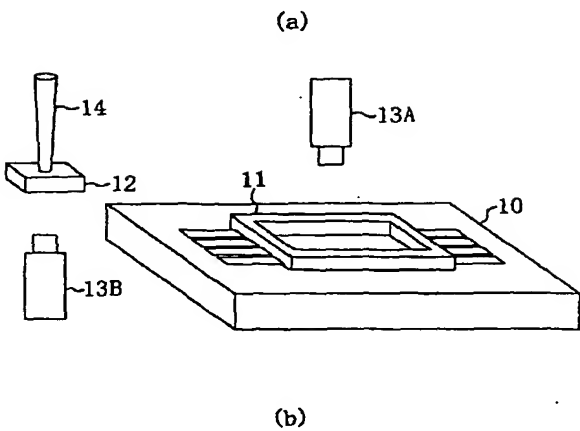
【図2】



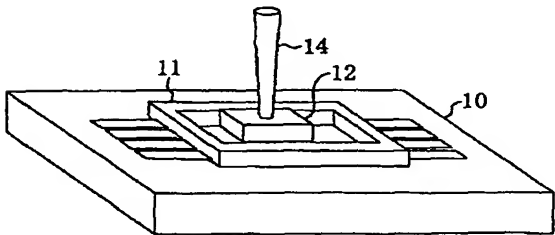
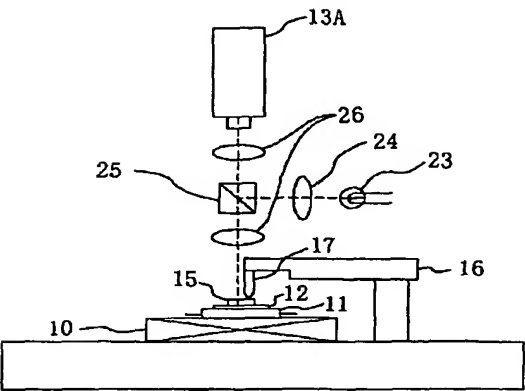
【図3】



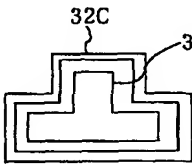
【図1】



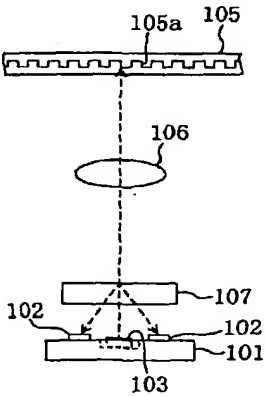
【図4】



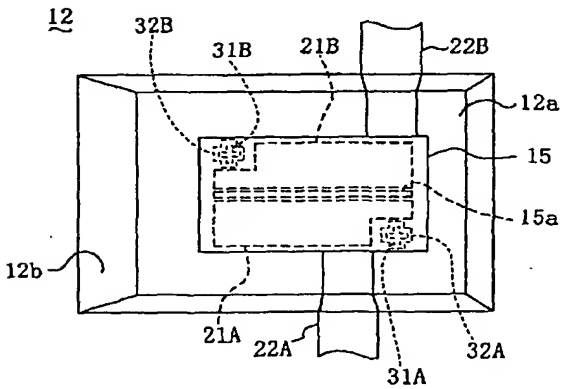
【図6】



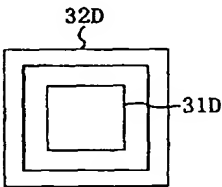
【図8】



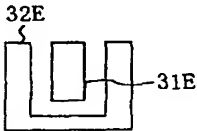
【図5】



(b)



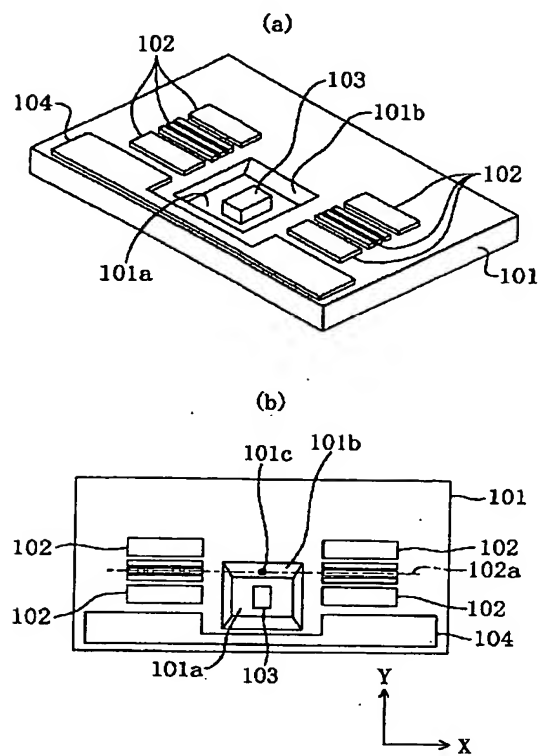
(c)



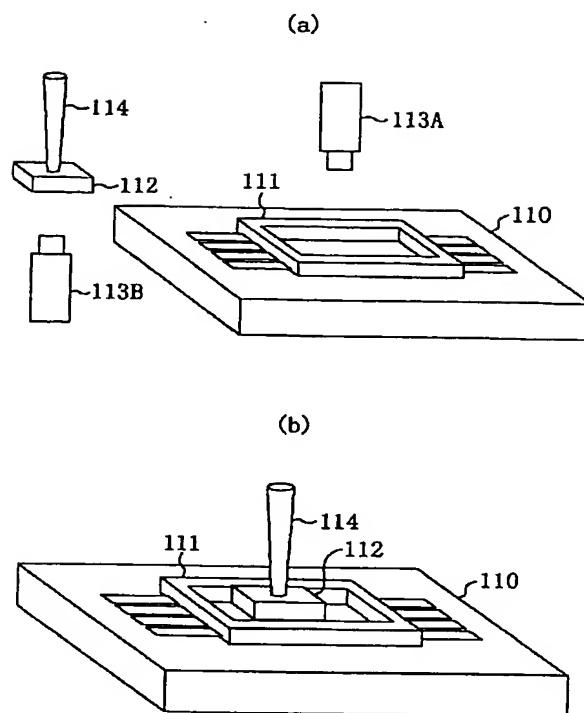
(10)

特開平11-346027

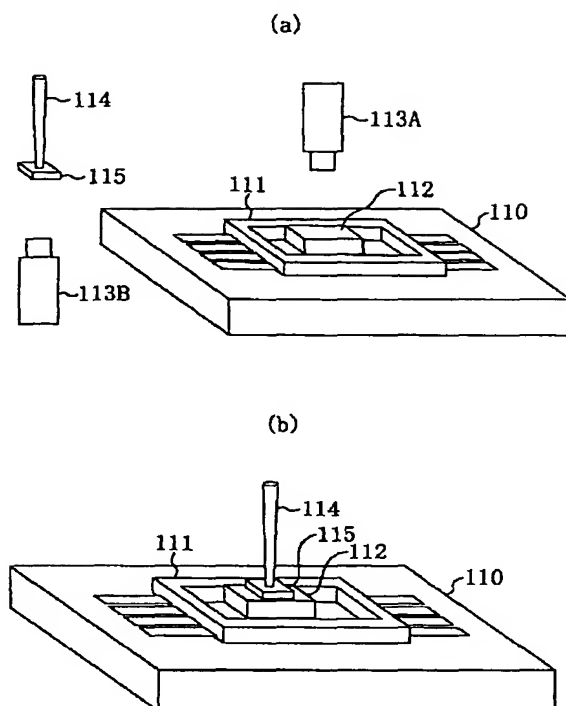
【図7】



【図9】



【図10】



フロントページの続き

(72)発明者 上山 智
大阪府門真市大字門真1006番地 松下電器
産業株式会社内
(72)発明者 辻村 歩
大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72)発明者 石橋 明彦
大阪府門真市大字門真1006番地 松下電器
産業株式会社内
(72)発明者 長谷川 義晃
大阪府門真市大字門真1006番地 松下電器
産業株式会社内
(72)発明者 宮永 良子
大阪府門真市大字門真1006番地 松下電器
産業株式会社内